

SON-1991

PATENT APPLICATION

Priority Papers

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re the Patent Application of)

Hideo MOROHASHI et al)

ATT: APPLICATION BRANCH

Serial No. To be assigned)

Filed: January 16, 2001)

For: A GAIN CONTROL CIRCUIT, AND A)
RADIO COMMUNICATION APPARATUS)
USING THE SAME)

1c903 U.S. PTO
09/759213



CLAIM TO PRIORITY UNDER 35 U.S.C. 119

Commissioner for Patents
Washington, D.C. 20231

Sir:

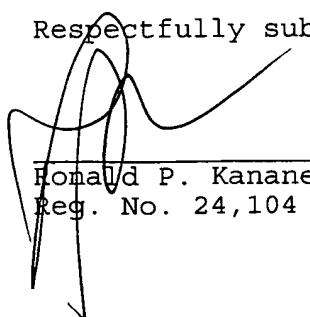
The benefit of the filing date of the following prior application
filed in the following foreign country is hereby requested and the
right of priority provided under 35 U.S.C. 119 is hereby claimed:

Japanese Patent Appl. No. P2000-007359 filed January 17, 2000

In support of this claim, filed herewith is a certified copy of
said original foreign applications.

Respectfully submitted,

Dated: January 16, 2001



Ronald P. Kananen
Reg. No. 24,104

RADER, FISHMAN & GRAUER P.L.L.C.
1233 20TH Street, NW
Suite 501
Washington, DC 20036
202-955-3750-Phone
202-955-3751 - Fax

Customer No. 23353

【書類名】 特許願

【整理番号】 9900912602

【あて先】 特許庁長官 殿

【国際特許分類】 H03C 3/10

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社
内

【氏名】 諸橋 英雄

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社
内

【氏名】 田邊 伸一

【特許出願人】

【識別番号】 000002185

【氏名又は名称】 ソニー株式会社

【代表者】 出井 伸之

【代理人】

【識別番号】 100086298

【弁理士】

【氏名又は名称】 船橋 國則

【電話番号】 046-228-9850

【手数料の表示】

【予納台帳番号】 007364

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9904452

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 利得制御回路およびこれを用いた無線通信装置

【特許請求の範囲】

【請求項 1】 利得可変範囲が一定範囲に制限された利得可変回路と、

外部制御電圧に対する前記利得可変回路の利得制御特性の直線性が失われる領域において、その非直線性を補償する内部制御電圧を前記外部制御電圧に応じて生成し、この生成した内部制御電圧を前記利得可変回路にその利得制御電圧として印加する制御電圧印加回路と

を備えたことを特徴とする利得制御回路。

【請求項 2】 前記制御電圧印加回路は、第 1 基準電圧からこれよりも高い第 2 基準電圧までの電圧範囲では外部制御電圧に対してリニアに変化する内部制御電圧を生成し、前記第 1 基準電圧を下回る電圧領域及び前記第 2 基準電圧を超える電圧領域では前記電圧範囲よりも変化の割合が大きい内部制御電圧を生成する

ことを特徴とする請求項 1 記載の利得制御回路。

【請求項 3】 前記利得可変回路が複数段縦続接続されてなる

ことを特徴とする請求項 1 記載の利得制御回路。

【請求項 4】 送信系において I F 信号を増幅してミキサに供給する増幅手段を有し、

前記増幅手段は、利得可変範囲が一定範囲に制限された利得可変回路と、外部制御電圧に対する前記利得可変回路の利得制御特性の直線性が失われる領域において、その非直線性を補償する内部制御電圧を前記外部制御電圧に応じて生成し、この生成した内部制御電圧を前記利得可変回路にその利得制御電圧として印加する制御電圧印加回路とを有する利得制御回路からなる

ことを特徴とする無線通信装置。

【請求項 5】 前記制御電圧印加回路は、第 1 基準電圧からこれよりも高い第 2 基準電圧までの電圧範囲では外部制御電圧に対してリニアに変化する内部制御電圧を生成し、前記第 1 基準電圧を下回る電圧領域及び前記第 2 基準電圧を超える電圧領域では前記電圧範囲よりも変化の割合が大きい内部制御電圧を生成す

る

ことを特徴とする請求項 4 記載の無線通信装置。

【請求項 6】 前記利得可変回路が複数段縦続接続されてなる

ことを特徴とする請求項 4 記載の無線通信装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、利得制御回路およびこれを用いた無線通信装置に関し、特に移動体通信システムにおける出力電力制御に用いて好適な利得制御回路およびこれを用いた無線通信装置に関する。

【0002】

【従来の技術】

移動体通信システム、例えば移動電話システムにおいて、基地局の回線容量を増やすためには、各移動局の出力は基地局の位置において同一電界強度となるように制御されることが望ましい。特に、CDMA (Code Division Multiple Access: 符号分割多重システム) と呼ばれるスペクトラム拡散方式を用い、同一周波数帯に複数の局を割り当てて拡散符号によって信号を復元する方式においては、このような移動局の出力電力制御は必須の要件となる。

【0003】

この移動局の出力電力制御には 2 つの方式がある。その 1 つは、基地局からの信号強度に基づいて出力すべき電力を決定する方式である。これは、基地局から移動局までの信号伝搬とその逆が強い相関があるとの仮定によるものである。この方式を開ループ制御と称している。他の一つは、基地局での実際の信号強度の情報を移動局へ伝えることによって行う方式である。この方式を閉ループ制御と称している。

【0004】

出力電力制御を行うためには、利得制御回路が必要とされる。この利得制御回路の性能としては、第 1 に広いゲイン制御範囲であること、第 2 に広いダイナミックレンジであること、第 3 に良好な制御直線性、絶対ゲイン精度、温度特性で

あること、第4に広帯域であること、の4つが要求される。

【0005】

利得制御範囲としては、例えば、受信側90dB程度、送信側80dB程度である。ダイナミックレンジに関しては、特に受信側においては、希望波が微弱な状態で強い妨害波が入る条件を考慮する必要がある、大入力に対する耐性と低雑音特性とが同時に要求される。

【0006】

制御直線性、絶対ゲイン精度、温度特性については、前述した開ループ制御を精度良く行うために、受信側利得制御回路と送信側利得制御回路の特性が整合する必要がある。帯域については、システムにより異なるが、このような操作はIF（中間周波）段で行うことが最も容易である。そのための典型的な周波数は、100MHz前後であることが多い。

【0007】

図6は、利得制御回路を構成する利得可変回路の従来例を示す回路図である。この従来例に係る利得可変回路は、差動増幅回路101、バイアス回路102、2つの電流分割回路103、104および2つの抵抗回路網105、106を有する構成となっている。

【0008】

差動増幅回路101は、各エミッタがエミッタ抵抗 R_{101} 、 R_{102} を介して互いに接続されかつ接地されたnpn型の差動対トランジスタ Q_{101} 、 Q_{102} によって構成され、差動対トランジスタ Q_{101} 、 Q_{102} の各ベース間に入力電圧 V_i が入力される。

【0009】

バイアス回路102は、差動対トランジスタ Q_{101} 、 Q_{102} の各ベースに各一端が接続されたバイアス抵抗 R_{103} 、 R_{104} と、これら抵抗 R_{103} 、 R_{104} の各他端とグランドとの間に接続され、バイアス抵抗 R_{103} 、 R_{104} を通して固定のバイアス電圧 V_{bias} を与えるバイアス電源107とから構成されている。

【0010】

一方の電流分割回路103は、各エミッタがトランジスタQ101のコレクタに共通に接続されたnpn型の差動対トランジスタQ103、Q104によって構成されている。他方の電流分割回路104は、各エミッタがトランジスタQ102のコレクタに共通に接続されたnpn型の差動対トランジスタQ105、Q106によって構成されている。

【0011】

これら電流分割回路103、104において、トランジスタQ103、Q105の各ベースが共通に接続され、トランジスタQ104、Q106の各ベースが共通に接続され、これらベース共通接続点間に制御電圧 V_c が印加される。そして、トランジスタQ103、Q105の各コレクタ間から出力電圧 V_o が導出されるようになっている。

【0012】

一方の抵抗回路網105は、差動対トランジスタQ103、Q104の各コレクタと電源VCCとの間に接続された抵抗R105、R106および差動対トランジスタQ103、Q104の各コレクタ間に接続された抵抗R107によって構成されている。他方の抵抗回路網106は、差動対トランジスタQ105、Q106の各コレクタと電源VCCとの間に接続された抵抗R108、R109および差動対トランジスタQ105、Q106の各コレクタ間に接続された抵抗R210によって構成されている。

【0013】

ここで、上記構成の利得可変回路の利得Gについて考える。まず、差動対トランジスタQ103、Q104の各ベース間と差動対トランジスタQ105、Q106の各ベース間には、制御電圧印加回路108から制御電圧 V_c が印加されるようになっている。この制御電圧印加回路108は、外部制御電圧発生源109から与えられる外部制御電圧 V_C に対してリニアに変化する内部制御電圧 V_c を発生するようになっている。

【0014】

そして、外部制御電圧発生源109での電圧制御に基づいて制御電圧印加回路108から印加される内部制御電圧 V_c によって差動対トランジスタQ103、

Q 1 0 4 と差動対トランジスタ Q 1 0 5, Q 1 0 6 の各ベース間電位差 ΔV_{be} を変え、電流分割回路 1 0 3, 1 0 4 での電流配分を変えることにより、利得 G が変化する。

【 0 0 1 5 】

その利得 G は、次式のように表される。

$$G = G_{max} / \{ 1 + \exp(-q V_c / k t) \} \\ + G_{min} / \{ 1 + \exp(q V_c / k t) \}$$

ここで、 G_{max} と G_{min} は利得可変回路の最大利得と最小利得、 q は電子の電荷、 k はボルツマン定数、 t は絶対温度である。

【 0 0 1 6 】

【発明が解決しようとする課題】

上述したように、従来の利得可変回路では、外部制御電圧 V_C に対して全体的にリニアに変化する内部制御電圧 V_c によって利得 G を制御するようになっており、図 7 に示すように、外部制御電圧 V_C に対する利得制御特性は最大利得 G_{max} と最小利得 G_{min} に近づくにつれ、それぞれ最大利得 G_{max} と最小利得 G_{min} に漸近して丸まり、直線性が悪くなるという課題があった。

【 0 0 1 7 】

この種の利得可変回路は、バッファを介して複数段縦続接続されることによって利得制御回路を構成し、例えば、CDMA 方式携帯電話装置の RF フロントエンド部において、送信系の IF (中間周波) 信号を増幅する AGC (自動利得制御) アンプとして用いられる。

【 0 0 1 8 】

このような用途では、広い利得可変範囲が要求されるため上記構成の利得可変回路が多段接続されるのであるが、その利得制御特性の直線性が悪いと、縦続接続される利得可変回路の段数を増やさざるを得なく、その結果、AGC アンプの回路規模が大きくなるとともに、消費電流も増大することになる。

【 0 0 1 9 】

本発明は、上記課題に鑑みてなされたものであり、その目的とするところは、外部制御電圧に対する利得制御特性の直線性に優れた利得制御回路およびこれを

用いた無線通信装置を提供することにある。

【0020】

【課題を解決するための手段】

本発明による利得制御回路は、利得可変範囲が一定範囲に制限された利得可変回路と、外部制御電圧に対する利得可変回路の利得制御特性の直線性が失われる領域において、その非直線性を補償する内部制御電圧を外部制御電圧に応じて生成し、この生成した内部制御電圧を利得可変回路にその利得制御電圧として印加する制御電圧印加回路とを備えた構成となっている。そして、この利得制御回路は、携帯電話装置等の無線通信装置において、送信系の I F 信号を増幅してミキサに供給する増幅手段として用いられる。

【0021】

上記構成の利得制御回路およびこれを用いた無線通信装置において、制御電圧印加回路で外部制御電圧に応じて生成された内部制御電圧が、利得可変回路に対してその利得制御電圧として印加されると、利得可変回路の利得制御特性の直線性が失われる領域においてその非直線性の補償が行われる。その結果、利得制御回路の利得制御特性において、従来直線性が失われていた領域まで直線性が延びるため、直線として利用できる直線領域の範囲が拡大する。

【0022】

【発明の実施の形態】

以下、本発明の実施の形態について図面を参照して詳細に説明する。図1は、本発明の第1実施形態に係る利得制御回路の要部の構成を示す回路図である。

【0023】

図1から明らかなように、本実施形態に係る利得制御回路は、利得可変範囲が一定範囲に制限された利得可変回路11と、外部制御電圧発生源12から外部制御電圧 V_C が与えられ、この外部制御電圧 V_C を内部制御電圧 V_c に変換し、利得可変回路11にその利得制御電圧として印加する制御電圧印加回路13とを有する構成となっている。

【0024】

利得可変回路11としては、図6に示した従来例に係る利得可変回路と同様の

回路構成のものが用いられる。すなわち、利得可変回路 1 1 は、図 2 に示すように、差動増幅回路 2 1、バイアス回路 2 2、2 つの電流分割回路 2 3、2 4 および 2 つの抵抗回路網 2 5、2 6 を有する構成となっている。

【 0 0 2 5 】

差動増幅回路 2 1 は、各エミッタがエミッタ抵抗 R_{21} 、 R_{22} を介して基準電位点であるグランドに接続された $n p n$ 型の差動対トランジスタ Q_{21} 、 Q_{22} によって構成され、差動対トランジスタ Q_{21} 、 Q_{22} の各ベース間に入力電圧 V_i が入力される。

【 0 0 2 6 】

バイアス回路 2 2 は、差動対トランジスタ Q_{21} 、 Q_{22} の各ベースに各一端が接続されたバイアス抵抗 R_{23} 、 R_{24} と、これら抵抗 R_{23} 、 R_{24} の各他端とグランドとの間に接続され、バイアス抵抗 R_{23} 、 R_{24} を通して差動対トランジスタ Q_{21} 、 Q_{22} の各ベースにバイアス電圧 V_{bias} を与えるバイアス電源 2 7 とから構成されている。

【 0 0 2 7 】

一方の電流分割回路 2 3 は、各エミッタがトランジスタ Q_{21} のコレクタに共通に接続された $n p n$ 型の差動対トランジスタ Q_{23} 、 Q_{24} によって構成されている。他方の電流分割回路 2 4 は、各エミッタがトランジスタ Q_{22} のコレクタに共通に接続された $n p n$ 型の差動対トランジスタ Q_{25} 、 Q_{26} によって構成されている。

【 0 0 2 8 】

これら電流分割回路 2 3、2 4 において、トランジスタ Q_{23} 、 Q_{25} の各ベースが共通に接続され、トランジスタ Q_{24} 、 Q_{26} の各ベースが共通に接続され、これらベース共通接続点間に制御電圧 V_c が印加される。そして、トランジスタ Q_{23} 、 Q_{25} の各コレクタ間から出力電圧 V_o が導出されるようになっている。

【 0 0 2 9 】

一方の抵抗回路網 2 5 は、差動対トランジスタ Q_{23} 、 Q_{24} の各コレクタと電源 V_{CC} との間に接続された抵抗 R_{25} 、 R_{26} および差動対トランジスタ Q

23, Q24の各コレクタ間に接続された抵抗R27によって構成されている。他方の抵抗回路網26は、差動対トランジスタQ25, Q26の各コレクタと電源VCCとの間に接続された抵抗R28, R29および差動対トランジスタQ25, Q26の各コレクタ間に接続された抵抗R30によって構成されている。

【0030】

上記構成の利得可変回路11において、差動対トランジスタQ23, Q24の各ベース間と差動対トランジスタQ25, Q26の各ベース間に、外部制御電圧発生源12での電圧制御に基づいて制御電圧印加回路13で生成される内部制御電圧Vcが印加される。そして、この内部制御電圧Vcに応じて電流分割回路23, 24での電流配分が変わることによって利得が変化することになる。

【0031】

一方、制御電圧印加回路13は、外部制御電圧VCに対する利得可変回路11の利得制御特性の直線性が失われる領域において、その非直線性を補償する内部制御電圧Vcを外部制御電圧VCに応じて生成する。具体的には、図3(B)に点線で示す従来例に係る利得制御特性の直線領域の上限を超える領域および下限を下回る領域において、図3(A)に示すように、外部制御電圧VCに対する変化の割合が直線領域のそれよりも大きい内部制御電圧Vcを生成する構成となっている。

【0032】

以下に、制御電圧印加回路13の具体的な構成例について、図1を用いて説明する。図1において、外部制御電圧発生源12から与えられる外部制御電圧VCは、バッファ14を介して第1, 第2の差動回路15, 16に供給され、さらにバッファ17を介して電流-電圧変換回路18に供給される。

【0033】

第1の差動回路15は、エミッタが共通に接続されたpnp型の差動対トランジスタQ11, Q12と、そのエミッタ共通接続点と電源VCCとの間に接続された電流源I11とを有する構成となっている。そして、図3(B)に点線で示す利得制御特性(従来例)の直線領域の下限に対応して設定された基準電圧Vk1をトランジスタQ11のベース入力とし、バッファ14を経た外部制御電圧V

CをトランジスタQ 1 2のベース入力としている。

【 0 0 3 4 】

この第1の差動回路15において、トランジスタQ 1 1のコレクタは直接グラウンド（GND）に接続され、トランジスタQ 1 2のコレクタはダイオード接続（ベースとコレクタが共通に接続）のnpn型トランジスタQ 1 3および抵抗R 1 1を介してグラウンドに接続されている。トランジスタQ 1 3は、エミッタが抵抗R 1 2を介してグラウンドに接続されたnpn型トランジスタQ 1 4と、ベースが共通に接続されてカレントミラー回路を構成している。

【 0 0 3 5 】

第2の差動回路16は、エミッタが共通に接続されたnpn型の差動対トランジスタQ 1 5、Q 1 6と、そのエミッタ共通接続点とグラウンドとの間に接続された電流源I 1 2とを有する構成となっている。そして、図3（B）に点線で示す利得制御特性（従来例）の直線領域の上限に対応して設定された基準電圧V_{k2}をトランジスタQ 1 5のベース入力とし、バッファ14を経た外部制御電圧V_CをトランジスタQ 1 6のベース入力としている。

【 0 0 3 6 】

この第2の差動回路16において、トランジスタQ 1 5のコレクタは直接電源V_{CC}に接続され、トランジスタQ 1 6のコレクタはダイオード接続のpnp型トランジスタQ 1 7および抵抗R 1 3を介して電源V_{CC}に接続されている。トランジスタQ 1 7は、エミッタが抵抗R 1 4を介して電源V_{CC}に接続されたトランジスタQ 1 8と、ベースが共通に接続されてカレントミラー回路を構成している。

【 0 0 3 7 】

一方、電流-電圧変換回路18は、バッファ17の出力端（以下、ノードAと称す）にエミッタが接続されたnpn型トランジスタQ 1 6と、このトランジスタQ 1 6のコレクタと電源V_{CC}との間に接続された抵抗R 1 5と、ノードAとグラウンドとの間に直列に接続された抵抗R 1 6および直流電源19と、ノードAとグラウンドとの間に接続された電流源I 1 3とを有する構成となっている。そして、ノードAには、上記カレントミラー回路のトランジスタQ 1 4、Q 1 8の各

コレクタが共通に接続されている。

【 0 0 3 8 】

続いて、上記構成の制御電圧印加回路 1 3 の回路動作について、図 3 (A) , (B) の特性図を用いて説明する。なお、図 3 において、(A) は外部制御電圧 V_C -内部制御電圧 V_c の特性を、(B) は外部制御電圧 V_C -利得 G の特性をそれぞれ示している。

【 0 0 3 9 】

まず、電流-電圧変換回路 1 8 において、外部制御電圧 V_C が第 1 の差動回路 1 5 の基準電圧 V_{k1} から第 2 の差動回路 1 6 の基準電圧 V_{k2} までの電圧範囲では、外部制御電圧発生源 1 2 からバッファ 1 4 , 1 7 を介して供給される外部制御電圧 V_C に比例した電流が抵抗 R_{16} に流れる。そして、この電流に応じてトランジスタ Q_{16} のコレクタに現れる電圧が、内部制御電圧 V_c として利得可変回路 1 1 に供給される。

【 0 0 4 0 】

すなわち、図 3 (A) に実線で示すように、外部制御電圧 V_C の $V_{k1} \sim V_{k2}$ の電圧範囲では、外部制御電圧 V_C に比例した内部制御電圧 V_c が生成されることになる。したがって、この内部制御電圧 V_c が利得可変回路 1 1 にその利得制御電圧として印加されることにより、利得可変回路 1 1 の利得は、図 3 (B) に実線で示すように、外部制御電圧 V_C に対してリニアに変化する。

【 0 0 4 1 】

ここで、図 3 (A) に点線（従来例）で示すように、基準電圧 V_{k1} を下回る電圧領域および基準電圧 V_{k2} を超える電圧領域においても、外部制御電圧 V_C に対してリニアに変化する内部制御電圧 V_c を生成し、これを利得可変回路 1 1 に印加した場合には、利得可変回路 1 1 の内部制御電圧 V_c に対する利得を示す利得制御特性は、図 3 (B) に点線で示すように、最大利得 G_{max} と最小利得 G_{min} に近づくとつれて直線性が悪化することになる。

【 0 0 4 2 】

これに対して、本実施形態に係る利得制御回路では、外部制御電圧 V_C が第 1 の差動回路 1 5 の基準電圧 V_{k1} を下回ると、トランジスタ Q_{12} がオン状態と

なり、電流源 I_{11} からの電流がトランジスタ Q_{12} を通してトランジスタ Q_{13} に流れる。トランジスタ Q_{13} はトランジスタ Q_{14} とカレントミラー回路を構成していることから、トランジスタ Q_{13} 、 Q_{14} の各特性が等しく、かつ抵抗 R_{11} 、 R_{12} の各抵抗値が等しいとした場合、トランジスタ Q_{13} に流れる電流と同じ電流がトランジスタ Q_{14} にも流れる。

【0043】

このとき、トランジスタ Q_{18} がオフ状態にあり、またトランジスタ Q_{14} のコレクタがノード A に接続されていることから、トランジスタ Q_{14} に流れる電流は電流-電圧変換回路 18 から引き込まれることになる。これにより、電流-電圧変換回路 18 では、電流源 I_{13} に流れる電流と抵抗 R_{16} に流れる電流に加えて、トランジスタ Q_{14} によって引き込まれる分の電流がトランジスタ Q_{16} に流れるため、外部制御電圧 V_C に対するコレクタ電位の変化が大きくなる。

【0044】

したがって、外部制御電圧 V_C が基準電圧 V_{k1} を下回る電圧領域では、外部制御電圧 V_C が低くなるにつれて、内部制御電圧 V_c が低くなる割合が $V_{k1} \sim V_{k2}$ の電圧範囲での変化の割合よりも大きくなる。そして、この変化の割合の大きい内部制御電圧 V_c を利得可変回路 11 に印加することにより、図 3 (B) に示すように、利得制御特性がその最小利得 G_{min} 近傍まで直線性を延ばすことができる。

【0045】

一方、外部制御電圧 V_C が第 2 の差動回路 16 の基準電圧 V_{k2} を超えたときには、トランジスタ Q_{16} がオン状態となるため、トランジスタ Q_{17} およびトランジスタ Q_{16} を通して電流源 I_{12} に電流が流れる。トランジスタ Q_{17} はトランジスタ Q_{18} とカレントミラー回路を構成していることから、トランジスタ Q_{17} 、 Q_{18} の各特性が等しく、かつ抵抗 R_{13} 、 R_{14} の各抵抗値が等しいとした場合、トランジスタ Q_{17} に流れる電流と同じ電流がトランジスタ Q_{18} にも流れる。

【0046】

このとき、トランジスタ Q_{14} がオフ状態にあり、またトランジスタ Q_{18} の

コレクタがノードAに接続されていることから、トランジスタQ18に流れる電流は電流-電圧変換回路18に流れ込むことになる。これにより、電流-電圧変換回路18では、トランジスタQ18から流れ込んだ電流が電流源I13に流れるため、その分だけトランジスタQ16に流れる電流が減り、外部制御電圧VCに対するコレクタ電位の変化が大きくなる。

【0047】

したがって、外部制御電圧VCが基準電圧Vk2を超える電圧領域では、外部制御電圧VCが高くなるにつれて、内部制御電圧Vcが高くなる割合がVk1～Vk2の電圧範囲での変化の割合よりも大きくなる。そして、この変化の割合の大きい内部制御電圧Vcを利得可変回路11に印加することにより、図3(B)に示すように、利得制御特性がその最大利得Gmax近傍まで直線性を延ばすことができる。

【0048】

上述したように、Vk1～Vk2の電圧範囲では外部制御電圧VCに対してリニアに変化する内部制御電圧Vcを生成し、基準電圧Vk1を下回る電圧領域および基準電圧Vk2を超える電圧領域ではVk1～Vk2の電圧範囲よりも変化の割合が大きい内部制御電圧Vcを生成し、これを利得可変回路11にその利得制御電圧として印加するようにしたことにより、図3(B)に点線で示した従来例に係る利得制御特性においてその直線性が失われる領域の非直線性を補償することができる。その結果、外部制御電圧VCに対する利得制御特性の直線性を向上できるため、直線として使用できる直線領域の範囲を拡大できる。

【0049】

図4は、本発明の第2実施形態に係る利得制御回路の構成を示すブロック図である。

【0050】

本実施形態に係る利得制御回路は、図1から明らかなように、互いに縦続接続された差動入出力の複数段（本例では、3段）の利得可変回路31、32、33と、これら利得可変回路31、32、33に対して外部制御電圧発生源34から与えられる外部制御電圧VCに基づいて生成した内部制御電圧Vc1、Vc2、

V_c 3 を印加する制御電圧印加回路 3 5 とを有する構成となっている。

【 0 0 5 1 】

利得可変回路 3 1, 3 2, 3 3 は利得可変範囲が一定範囲に制限されており、バッファ 3 6, 3 7 を介して互いに縦続接続されている。これらの利得可変回路 3 1, 3 2, 3 3 の利得制御端子 V_C 1, V_C 2, V_C 3 には、制御電圧印加回路 3 5 において各々設定された内部制御電圧 V_c 1, V_c 2, V_c 3 が利得制御電圧としてそれぞれ印加される。

【 0 0 5 2 】

上記構成の第 2 実施形態に係る利得制御回路において、利得可変回路 3 1, 3 2, 3 3 の各々として、図 2 に示した回路構成の利得可変回路が用いられる。これら利得可変回路 3 1, 3 2, 3 3 の縦続接続によって広い利得制御範囲を持つ利得制御回路が構成される。そして、例えば、1 段目の利得可変回路 3 1 が広い利得制御範囲の利得最小領域を担う段として、3 段目の利得可変回路 3 3 が利得最大領域を担う段として用いられる。

【 0 0 5 3 】

また、制御電圧印加回路 3 5 として、図 1 に示した回路構成の制御電圧印加回路 1 3 が用いられる。このとき、図 3 (A) に示す外部制御電圧 V_C-内部制御電圧 V_c の特性において、制御電圧印加回路 3 5 から出力される内部制御電圧 V_c 1, V_c 2, V_c 3 はそれぞれオフセットを持ち、利得可変回路 3 1, 3 2, 3 3 にそれぞれ印加される。

【 0 0 5 4 】

すなわち、制御電圧印加回路 3 5 で生成された内部制御電圧 V_c 1, V_c 2, V_c 3 は、利得可変回路 3 1, 3 2, 3 3 によって得られる全体の利得制御特性の直線性が失われる領域の非直線性を補償する利得制御電圧として、利得可変回路 3 1, 3 2, 3 3 に印加されることになる。

【 0 0 5 5 】

このように、利得可変回路 3 1, 3 2, 3 3 が縦続接続されてなり、広い利得制御範囲を持つ利得制御回路において、利得制御特性の直線性が失われる領域の非直線性を補償する内部制御電圧 V_c 1, V_c 2, V_C 3 を生成し、これを利得

可変回路 3 1, 3 2, 3 3 の各々に印加するようにしたことにより、利得可変回路 3 1, 3 2, 3 3 個々の利得制御特性の直線性を向上できるため、図 3 (B) に実線で示すように、全体の利得制御特性の直線領域を従来 (点線) よりも大幅に拡大できる。

【 0 0 5 6 】

逆に、利得制御特性の直線領域の範囲が従来と同等で良いとした場合には、利得可変回路 3 1, 3 2, 3 3 個々の利得制御特性の直線性が良いことから、例えば、従来 3 段必要であった利得可変回路を 2 段に削減できる。すなわち、縦続接続する利得可変回路を従来の段数よりも 1 段減られた状態で、従来と同等の直線性を得ることができる。これにより、その削減した段で消費する分だけ全体の消費電流を低減できる。

【 0 0 5 7 】

また、利得可変回路を 1 段削減できることにより、その分だけ回路規模を縮小化できる。しかも、利得可変回路を削減できることで利得可変回路間に介在するバッファ (3 6, 3 7) についても 1 個削減できるため、消費電流および回路規模の点でさらに有利となる。

【 0 0 5 8 】

なお、本実施形態においては、説明を簡略化するために、利得可変回路を 3 段縦続接続してなる利得制御回路の場合を例にとって説明したが、その段数は 3 段に限られるものではなく、4 段以上縦続接続することも可能である。

【 0 0 5 9 】

上記構成の第 2 実施形態に係る利得制御回路は、例えば CDMA 方式携帯電話装置における RF フロントエンド部の利得制御回路 (AGC アンプ) を構成するのに用いられる。図 5 は、CDMA 方式携帯電話装置における RF フロントエンド部の構成の一例を示すブロック図である。

【 0 0 6 0 】

図 5 において、アンテナ 4 1 で受信された受信波は、送信／受信に共用される帯域振分けフィルタ 4 2 を通過し、低ノイズアンプ 4 3 を介してミキサ 4 4 に供給される。ミキサ 4 4 では、局部発振器 4 5 からの局部発振周波数と混合され、

中間周波（I F）に変換される。そして、A G Cアンプ4 6にて信号レベルが一定にされた後、後段のベースバンドI C 4 7に供給される。

【0 0 6 1】

一方、送信側では、前段のベースバンドI C 4 7から供給されるI F信号がA G Cアンプ4 8で増幅された後ミキサ4 9に供給され、ここで局部発振器5 0からの局部発振周波数と混合されてR F信号に変換される。そして、このR F信号は、パワーアンプ5 1および帯域振分けフィルタ4 2を経てアンテナ4 1から送信される。

【0 0 6 2】

上記構成のC D M A方式携帯電話装置のR Fフロントエンド部において、例えば、送信系においてI F信号を増幅してミキサ4 9に供給するA G Cアンプ4 8として、先述した第2実施形態に係る利得制御回路、即ち利得可変回路が複数段縦続接続されてなり、広い利得制御範囲を持つ利得制御回路が用いられる。

【0 0 6 3】

このように、C D M A方式携帯電話装置の送信系において、A G Cアンプ4 8として、第2実施形態に係る利得制御回路を用いることにより、少ない段数の利得可変回路で直線領域の広い利得制御特性を得ることができるため、利得可変回路の段数を削減できる分だけ低消費電流化を図ることができる。したがって、バッテリー駆動が必要である携帯端末装置に適用することで、長時間動作に大きな効果が期待できる。

【0 0 6 4】

なお、上記適用例では、C D M A方式携帯電話装置に適用した場合を例にとって説明したが、本発明はこの適用例に限定されるものではなく、無線通信装置全般に適用することが可能である。

【0 0 6 5】

【発明の効果】

以上説明したように、本発明によれば、第1基準電圧からこれよりも高い第2基準電圧までの電圧範囲では外部制御電圧に対してリニアに変化する内部制御電圧を生成し、第1基準電圧を下回る電圧領域および第2基準電圧を超える電圧領

域では上記電圧範囲よりも変化の割合が大きい内部制御電圧を生成し、これを利得可変回路にその利得制御電圧として印加するようにしたことにより、従来例に係る利得制御特性においてその直線性が失われる領域の非直線性を補償することができるため、外部制御電圧に対する利得制御特性の直線性を向上でき、よって直線領域の範囲の広い利得制御特性を得ることができる。

【図面の簡単な説明】

【図 1】

本発明の第 1 実施形態に係る利得制御回路の要部の構成を示す回路図である。

【図 2】

利得可変回路の具体的な回路構成例を示す回路図である。

【図 3】

外部制御電圧に対する内部制御電圧の特性（A）および外部制御電圧に対する利得の特性（B）を示す特性図である。

【図 4】

本発明の第 2 実施形態に係る利得制御回路の構成を示すブロック図である。

【図 5】

CDMA 方式携帯電話装置における RF フロントエンド部の構成の一例を示すブロック図である。

【図 6】

従来例に係る利得制御回路の構成を示す回路図である。

【図 7】

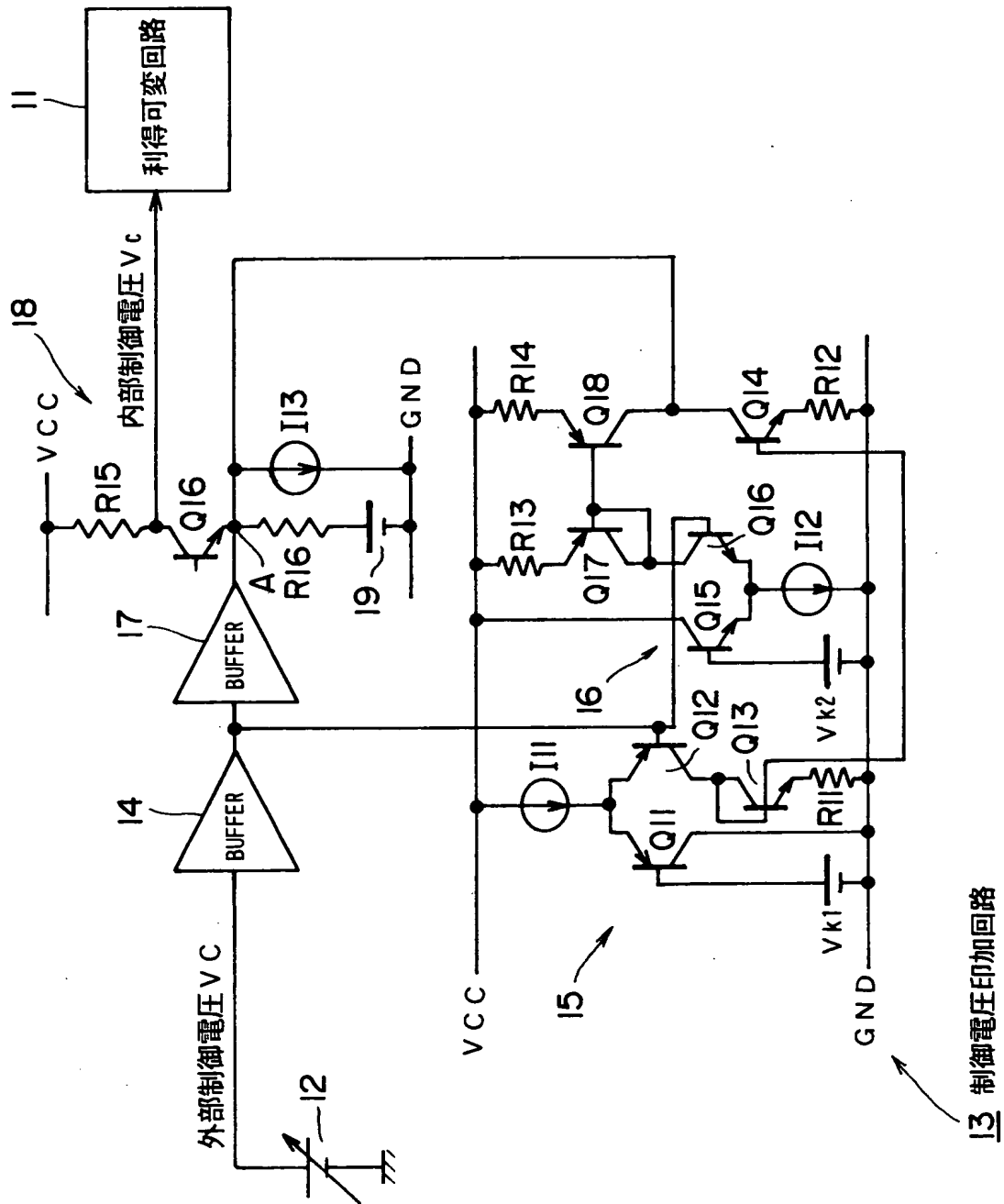
従来例に係る外部制御電圧-利得の特性図である。

【符号の説明】

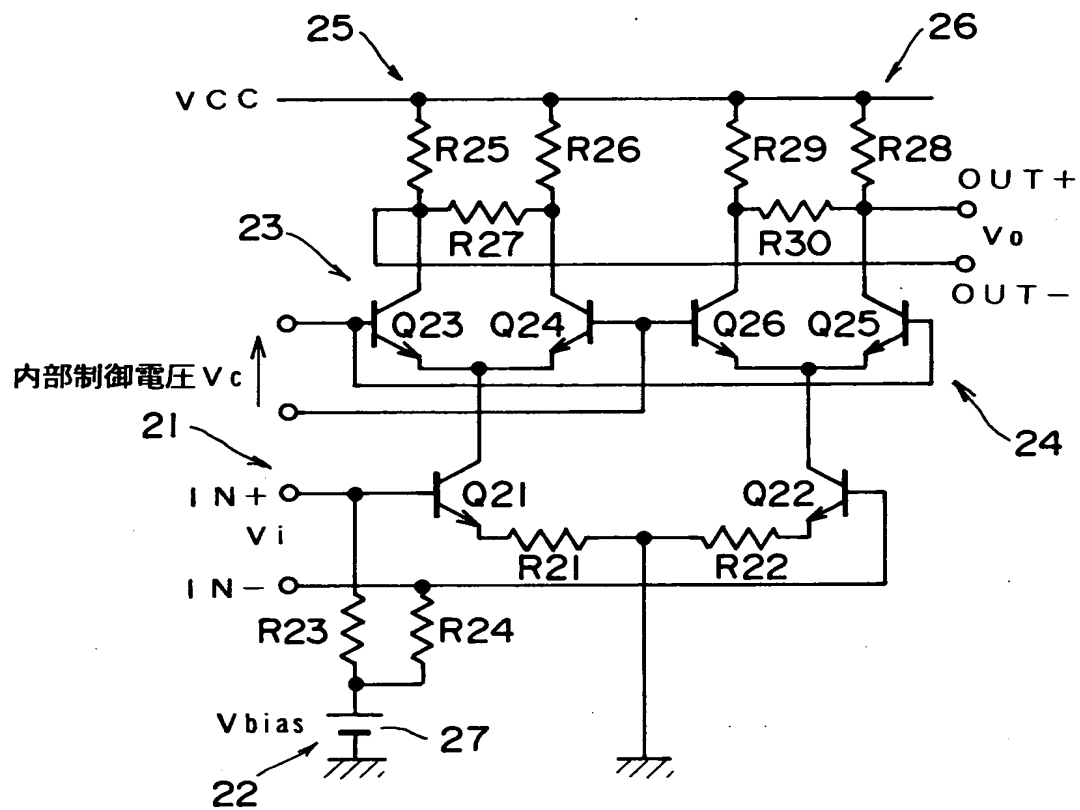
1 1, 3 1, 3 2, 3 3 … 利得可変回路、1 2, 3 4 … 外部制御電圧発生源、
1 3, 3 5 … 制御電圧印加回路、4 4, 4 9 … ミキサ、4 6, 4 8 … AGC アン
プ

【書類名】 図面

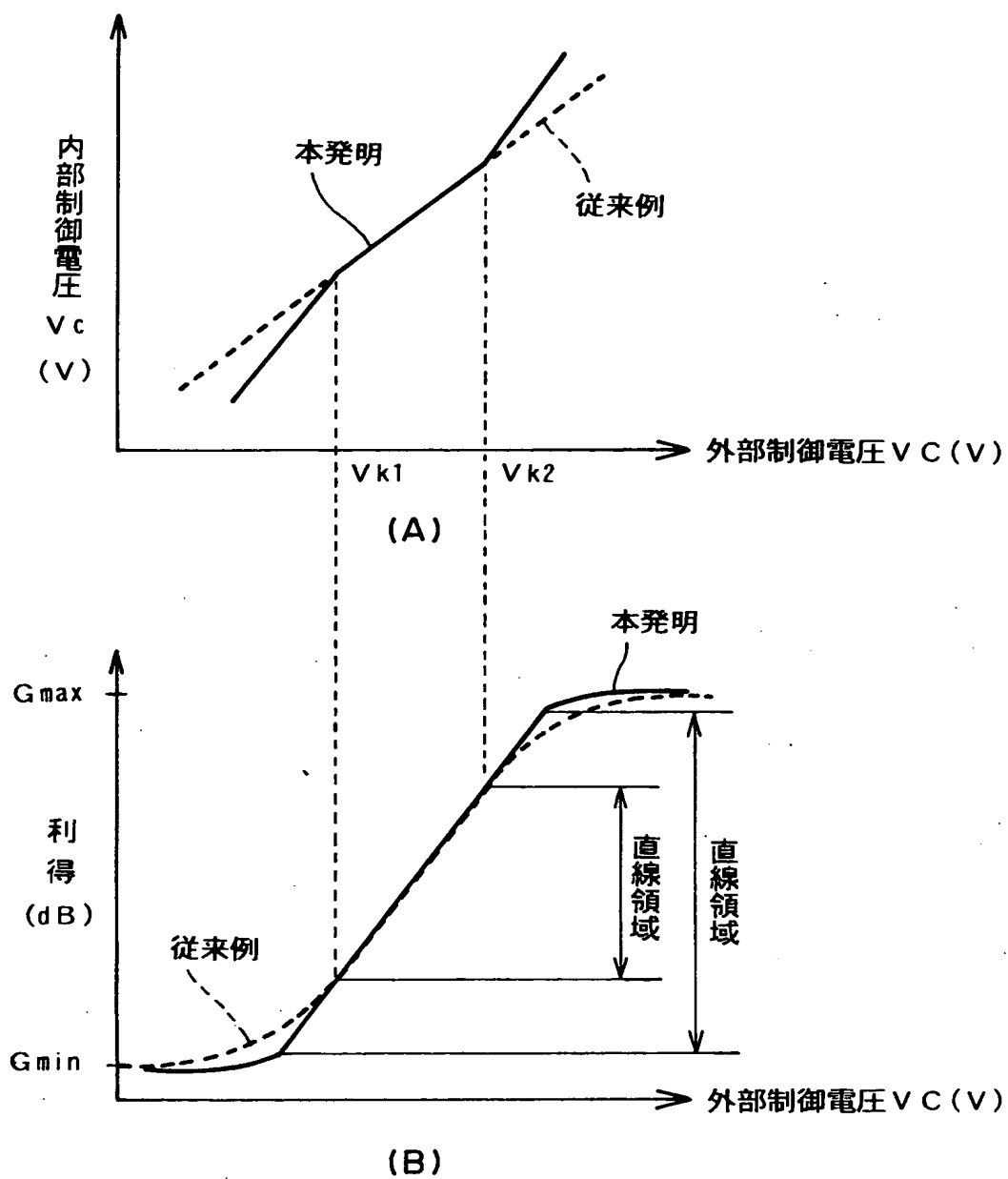
【図 1】



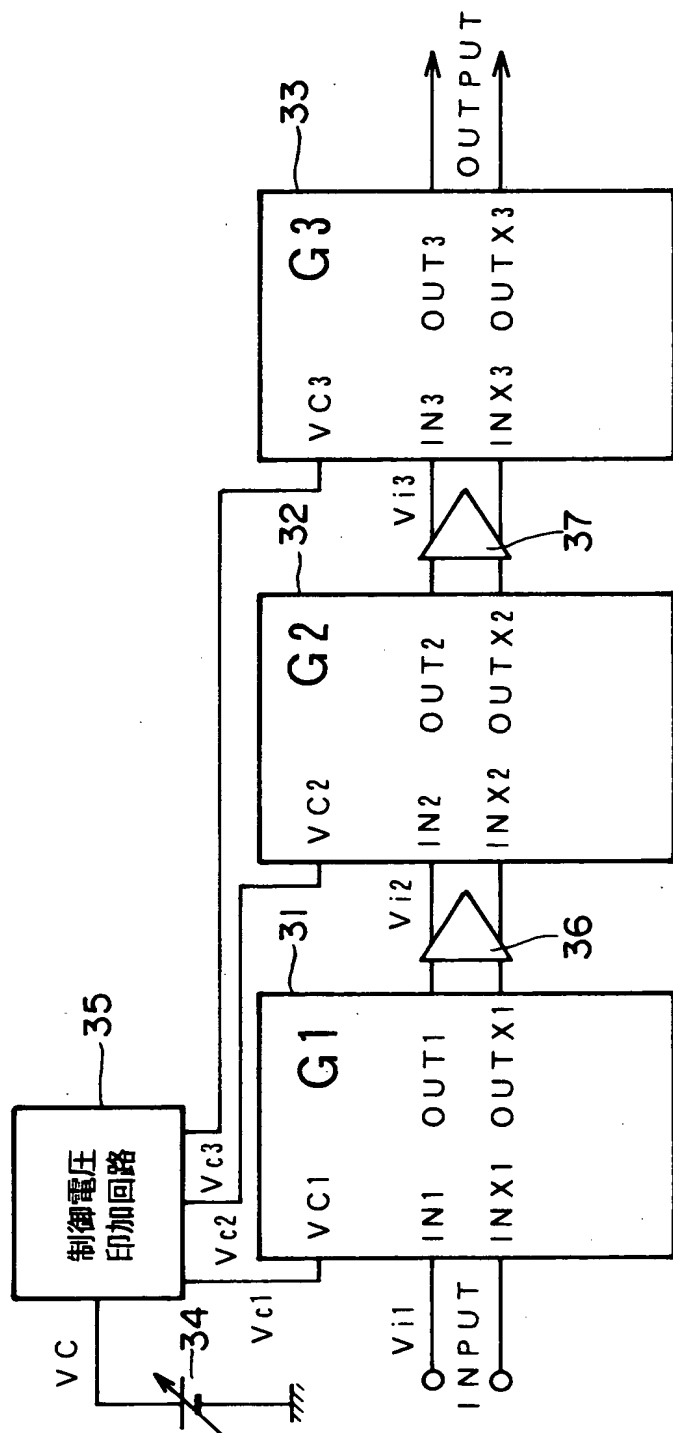
【図 2】



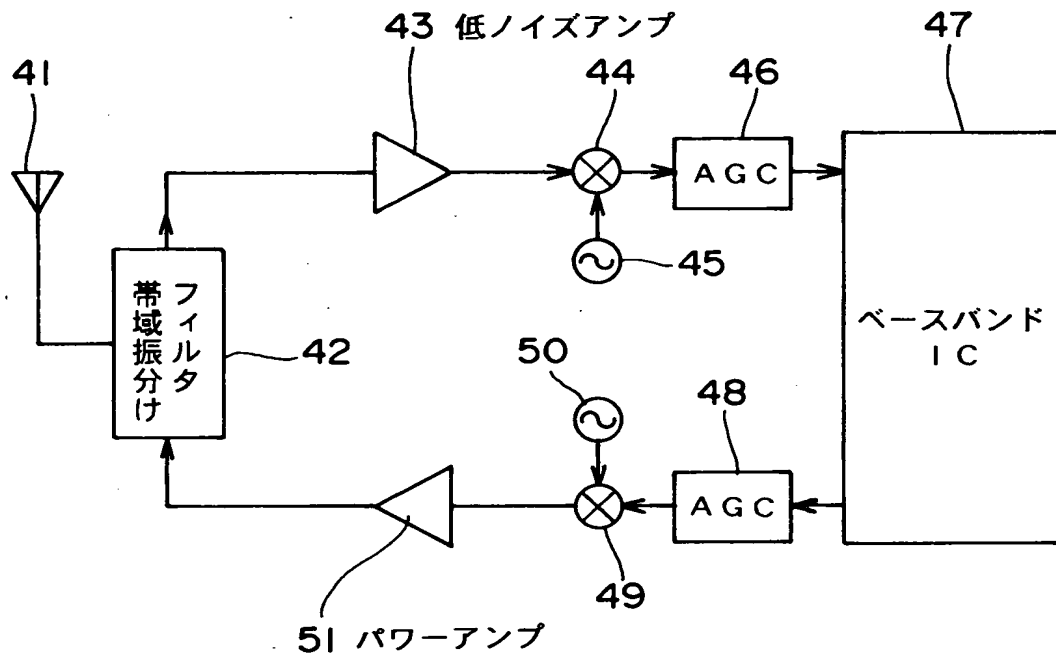
【図 3】



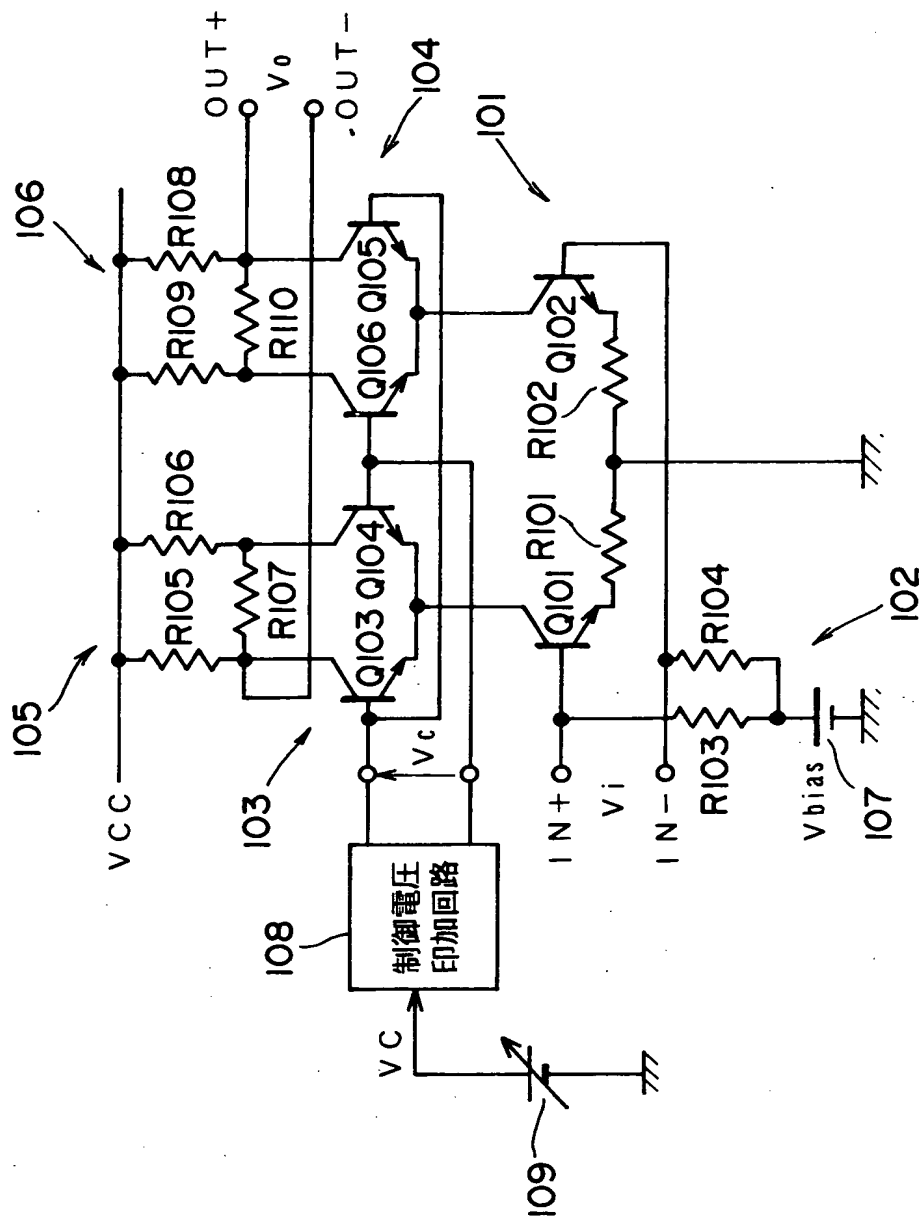
【図 4】



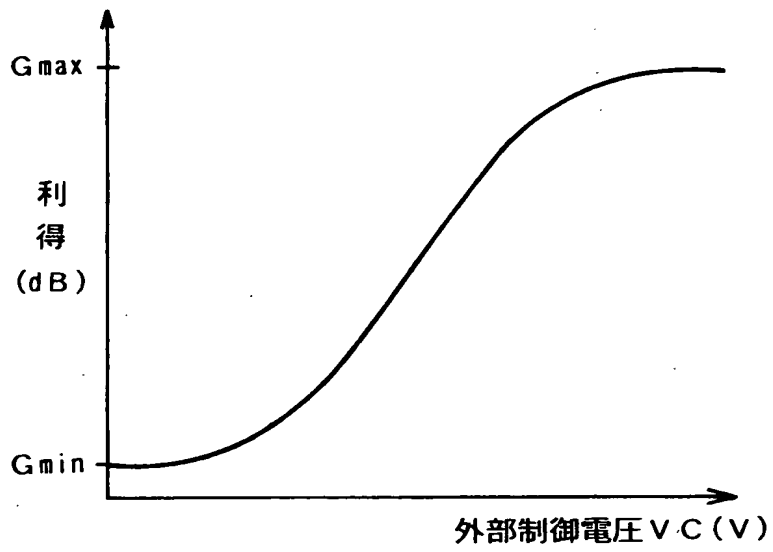
【図 5】



【図 6】



【図 7】



【書類名】 要約書

【要約】

【課題】 外部制御電圧に対して全体的にリニアに変化する内部制御電圧によって利得を制御した場合、内部制御電圧に対する利得制御特性は最大利得と最小利得に近づくにつれ、直線性が悪くなる。

【解決手段】 制御電圧印加回路 1 3 において、基準電圧 V_{k1} から基準電圧 V_{k2} までの電圧範囲では外部制御電圧 V_C に対してリニアに変化する内部制御電圧 V_c を生成し、基準電圧 V_{k1} を下回る電圧領域および基準電圧 V_{k2} を超える電圧領域では $V_{k1} \sim V_{k2}$ の電圧範囲よりも変化の割合が大きい内部制御電圧 V_c を生成する。そして、この生成した内部制御電圧 V_c を利得可変回路 1 1 にその利得制御電圧として印加し、従来例に係る利得制御特性においてその直線性が失われる領域の非直線性を補償するようにする。

【選択図】 図 1

認定・付加情報

特許出願の番号	特願2000-007359
受付番号	50000034236
書類名	特許願
担当官	第七担当上席 0096
作成日	平成12年 1月21日

<認定情報・付加情報>

【提出日】	平成12年 1月17日
-------	-------------

出 願 人 履 歴 情 報

識別番号 [000002185]

1. 変更年月日 1990年 8月30日
[変更理由] 新規登録
住 所 東京都品川区北品川6丁目7番35号
氏 名 ソニー株式会社